

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-213797
(43)Date of publication of application : 15.08.1997

(51)Int.Cl. H01L 21/768
H01L 21/316
H01L 21/31

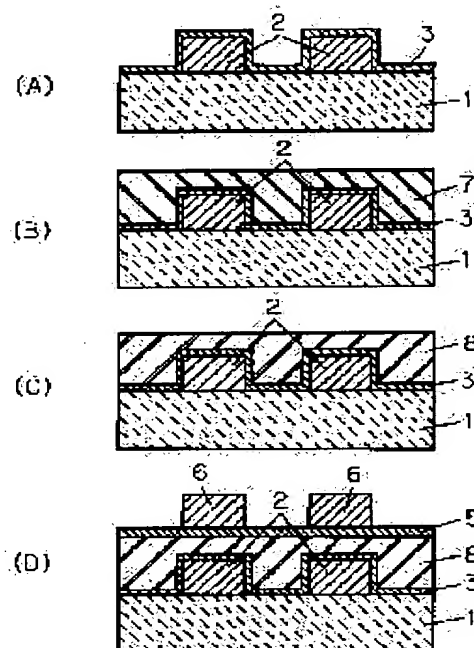
(21)Application number : 08-020857 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
(22)Date of filing : 07.02.1996 (72)Inventor : SUGAWARA TAKESHI
AOI NOBUO
MAYUMI SHUICHI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacture of a semiconductor device having an interlayer dielectric film of a low dielectric constant.

SOLUTION: A wiring 2 and a silicon oxide film 3 covering the wiring 2 are formed on a substrate 1. Thereafter, a wet gel film 7 is formed on the substrate 1 where the wiring 2 and the silicon oxide film 3 are formed. Further, the wet gel film 7 is dried in accordance with a supercritical drying method to form a porous film, and an insulating film is formed in accordance with the CVD method on the porous film, and a second wiring 6 is formed on the insulating film.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213797

(43) 公開日 平成9年(1997)8月15日

(51) Int. CL ⁶	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L	21/768		H 0 1 L 21/90	V
	21/316		21/316	M
	21/31		21/90	P
			21/96	

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号	特願平8-20857	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成8年(1996)2月7日	(72) 発明者	菅原 岳 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72) 発明者	青井 信雄 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72) 発明者	真司 周一 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74) 代理人	弁理士 池本 智之 (外1名)

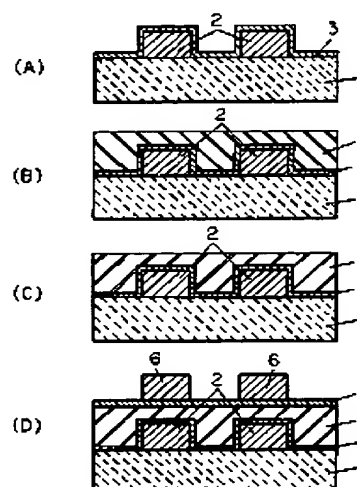
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 低誘電率の層間絶縁膜を有する半導体装置の製造方法を提供することを目的とする。

【解決手段】 基板1上に配線2及び配線2を覆うシリコン酸化膜3を形成し、その後、配線2及びシリコン酸化膜3の形成された基板1上に湿潤ゲル膜7を形成し、さらに湿潤ゲル膜7を超臨界乾燥法により乾燥して多孔質膜を形成し、多孔質膜の上にCVD法により絶縁膜を形成するとともに第2の配線6を形成する。

1 基板
2, 6 配線層
3, 5 シリコン酸化膜
7 湿潤ゲル膜
8 多孔質膜



(2)

特開平9-213797

1

【特許請求の範囲】

【請求項1】配線の形成された基板上に湿潤ゲル膜を形成する工程と、前記湿潤ゲル膜を超臨界乾燥法により乾燥して多孔質膜を形成する工程と、上記多孔質膜の上にCVD法により絶縁膜を形成する工程を有する半導体装置の製造方法。

【請求項2】湿潤ゲル膜を形成する工程において、金属アルコキシドを加水分解して生成した金属ヒドロキシドを脱水縮合することにより得られるゾル溶液または有機高分子を含む溶液を塗布することとを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】配線の形成された基板上に合成樹脂壁またはガラス壁で被覆された微粒子を含有するゾルを塗布することにより塗布膜を形成する工程と、前記塗布膜に熱処理を施して絶縁膜を形成する工程を有する半導体装置の製造方法。

【請求項4】配線の形成された基板上に合成樹脂壁またはガラス壁で被覆された発泡剤を含有するゾルを塗布することにより塗布膜を形成する工程と、前記塗布膜に熱処理を施して絶縁膜を形成する工程を有する半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及び半導体装置の製造方法に関し、特に低誘電率の層間絶縁膜の形成方法に関するものである。

【0002】

【従来の技術】近年、半導体集積回路の集積度の向上に当たって、半導体装置の配線の多層化が進んでいる。配線の多層化に伴って、配線の信頼性向上のため配線パターン形成により生じる段差を平坦化する技術が必要である。この平坦化技術のなかで広く用いられている方法の一つにSOG法がある。

【0003】上記のSOGという技術はシリコンアルコキシドを加水分解して生成するシリコンヒドロキシドを脱水縮合することにより得られるゾル溶液を、段差のある基板上に回転塗布した後、常圧下で450℃程度の熱処理を加えて焼成し、平坦化絶縁膜を形成する方法である。

【0004】そこで以下では、上記のSOG法を用いた従来技術による層間絶縁膜の形成方法を図3を参照しながら説明する。

【0005】まず図3(A)において、基板1上に配線パターン2を形成した後、プラズマCVD法によりシリコン酸化膜3を形成する。次に、図3(B)に示すように、上記シリコン酸化膜3上にシリコンアルコキシドを加水分解したシリコンヒドロキシドを脱水縮合して得られるゾル溶液を回転塗布した後、450℃で30分間の熱処理を施し、塗布膜4を形成する。その後、図3

(C)に示すように、塗布膜4の上にプラズマCVD法

2

によりシリコン酸化膜5を形成し、引き続き、シリコン酸化膜5にスルーホール(図には示さない)を形成した後、第2の配線パターン6を形成する。

【0006】

【発明が解決しようとする課題】しかしながら、従来のSOG法で形成される塗布膜の場合、無機SOG膜では比誘電率が4.0～5.0、有機SOG膜でも比誘電率3.0～4.0であるため、層間絶縁膜に用いた場合の配線間容量が大きく、半導体装置の動作速度の高速化を進める上で問題となる。従って、従来のSOG法では比誘電率3.0以下の低誘電率の絶縁膜を形成することは困難であった。

【0007】そこで本発明は上記問題点に鑑み、比誘電率が低い絶縁膜を形成することにより、配線間容量の小さい半導体装置の製造方法を提供することを目的とするものである。

【0008】

【課題を解決するための手段】上記目的を達するための本発明の基本構成は湿潤ゲル膜を形成する工程と、この湿潤ゲル膜を超臨界乾燥法を用いて乾燥させ、多孔質膜を形成する工程と、上記多孔質膜の上にCVD法により絶縁膜を形成する工程とを有する。

【0009】SOG法などを用いて基板上に形成した膜は、ゾルが網目状に結合して形成された湿潤ゲルであり、網目構造のすき間に溶媒が分散している。この湿潤ゲル膜を、溶媒の臨界点以上の高温・高圧下に置き、溶媒分子を気体と液体の区別のない超臨界状態にする。この状態で溶媒を取り除くと、湿潤ゲルの網目構造に毛管力による応力が加わらないため膜がほとんど収縮せず、極めて空孔率の高く、誘電率の低い多孔質膜を得ることが可能となる。

【0010】さらに、多孔質膜を保護するため、上記多孔質膜の上にCVD法を用いて絶縁膜を形成する。

【0011】本発明では超臨界乾燥法を用いて形成した上記多孔質膜を層間絶縁膜として用いることで、配線間容量を低減することができる。さらに、上記多孔質膜上に保護膜としてCVD法を用いて絶縁膜を形成することで、多孔質膜の吸湿による劣化を防ぐことができる。

【0012】また本発明は、合成樹脂壁またはガラス壁で被覆され、内部が中空あるいは発泡剤であるカプセル構造の微粒子が分散している塗布液を回転塗布する工程と、形成した塗布膜に熱処理を施す工程とを有する。

【0013】合成樹脂壁またはガラス壁を持つ中空の微粒子が分散した塗布液を基板上に回転塗布することにより塗布膜を形成する。こうして形成した塗布膜は、膜中に中空の微粒子が分散しているため、多孔質膜である。上記のような多孔質膜は合成樹脂壁またはガラス壁に被覆された発泡剤が分散した塗布液を基板上に回転塗布することで塗布膜を形成し、上記塗布膜に熱処理を施し、発泡剤を気化させることによって得られる。発

(3)

特開平9-213797

3

泡剤は合成樹脂壁またはガラス壁で被覆されたカプセル構造体であるため、熱処理により発泡剤が分解すると、塗布膜中のカプセル構造体は中空になり、多孔質膜となる。

【0014】上記方法で得られる多孔質膜の誘電率は膜中の空孔率の増加に伴い減少し、したがって、塗布液中に分散させる中空微粒子あるいは発泡剤の量を増やすことで、配線間容量の小さい低誘電率の層間絶縁膜を得ることができる。また、上記方法で得られる多孔質膜中の各空孔は合成樹脂壁またはガラス壁で囲まれた独立空孔である。したがって、例えばエアロゲルのように空孔が連続している多孔質材料においてしばしば見られる吸湿性に起因する膜質の劣化を最小限に押さえることができる。

【0015】

【発明の実施の形態】以下本発明の実施の形態における半導体装置の製造方法について、図面を参照しながら説明する。

【0016】（実施の形態1）図1は本発明における半導体装置の製造方法を工程順に示した断面図である。

【0017】まず図1（A）に示すように、半導体装置を形成すべき基板1上に第1の配線層2を形成し、その上にプラズマCVD法を用いて酸化膜3を形成する。この酸化膜3はこの後に形成する塗布膜と基板との接着性を良くするためのものであり、他の膜種でもよいし、あるいは接着性が問題にならない場合にはなくてもよい。但し、望ましくは絶縁性を有する薄膜（例えば数100Å程度）がよく、その例としては上記のシリコン酸化膜以外にシリコン窒化膜等が挙げられる。

【0018】次に図1（B）に示すように、シリコン酸化膜3上に例えば、テトラエトキシシラン25gとエタノール35gと水24gと塩酸0.3gを混合し調整した溶液をスピンコート法により回転塗布し、湿潤ゲル膜4を形成する。この湿潤ゲル膜4は、ゲル化した結果シリカが網目状に結合したもので、網目構造のすき間には溶媒であるエタノールが分散されている。なお、上記の湿潤ゲルとは、シリカの骨格中に溶媒としてのエタノールが分散されて残存した状態のものを言う。

【0019】また、上記の湿潤ゲルとしては、金属アルコキシドを加水分解して生成したメタルヒドロキシドを脱水縮合することにより得られるゾル溶液や、有機高分子を含む溶液等が挙げられる。

【0020】続いて図1（C）に示すように、配線層2、シリコン酸化膜3及び湿潤ゲル膜4が形成された基板1をオートクレーブに入れ、超臨界乾燥法を用いて湿潤ゲル膜4中のエタノールを取り除く。超臨界乾燥法とは、溶媒の臨界点以上の高温・高圧条件下で湿潤ゲルを乾燥させる方法である。上記の臨界点以上の高温・高圧条件下では、溶媒は気体と液体の区別のない超臨界状態となる。この状態で湿潤ゲル中の溶媒を取り除くと、ゲル中

4

に気液界面が生じないため、毛管力による応力がゲルの骨格に加わらず、湿潤ゲルをほとんど収縮させずに乾燥することができる。こうして得られる乾燥ゲルは、湿潤ゲルの網目構造がそのまま残っているため、極めて空孔率の高い多孔質の物質であり、比誘電率も極めて低くなる。

【0021】本実施の形態では、エタノールが溶媒であるため、エタノールが超臨界状態となる高温・高圧条件、例えば260℃、8MPaで1時間保持する。そして温度を260℃に保ちながら1気圧まで減圧した後、温度を室温まで下げる。エタノールが気液界面のない状態で膜中から除去されるため、表面張力によるゲルの収縮がおこらず、湿潤ゲルの網目構造が収縮することなく、気孔率50%以上の多孔質な膜となる。さらに400℃で30分間の熱処理を加え、多孔質膜5を得る。こうして形成した多孔質膜5の比誘電率は測定の結果、1.8～2.2であった。

【0022】最後に図1（D）に示すように、多孔質膜5の上にCVD法を用いて、例えばシリコン酸化膜6を形成する。このシリコン酸化膜6は、吸湿性の高い多孔質膜5を保護する役割を果たす。この後、必要に応じて図には示さないが、ビアホール形成、ビアホールの金属による埋め込みを行ない、第2の配線層7を形成する。

【0023】なお、湿潤ゲル膜として、本実施の形態では、テトラエトキシシランとエタノールと水と塩酸を出発物質とするゾル溶液をスピンコート法を用いて塗布したSOGを用いたが、塗布溶液は他の金属アルコキシドを加水分解して生成するメタルヒドロキシドを脱水縮合して得られるゾル溶液、あるいは有機高分子を含む溶液を塗布してもよい。また、湿潤ゲル膜の形成方法はSOG法に限るものではなく、ディップコーティング法やCVD法で形成したものでもよい。

【0024】（実施の形態2）次に以下では、本発明実施の形態2における半導体装置の製造方法について図面を参照しながら説明する。図2は本実施の形態における半導体装置の製造方法の工程断面図を示したものである。

【0025】まず図2（A）に示すように、半導体装置を形成すべき基板1上に第1の配線層2を形成し、さらにその上にプラズマCVD法を用いて酸化膜3を形成する。この酸化膜3はこの後に形成する塗布膜と基板との接着性を良くするためのものであり、他の膜種でもよいし、あるいは接着性が問題にならない場合にはなくてもよい。

【0026】次に図2（B）に示すように、例えば、アゾカルボンアミド等の発泡剤をシロキサンポリマー壁で被覆したカプセル構造体をSOG薬液中に分散させて塗布薬液とし、これを酸化膜3上にスピンコート法を用いて塗布し、塗布膜4を形成する。この時、上記の発泡

(4)

特開平 9-213797

5

剤としては、塗布した時には発泡せずに100～200℃の温度で発泡するものが望ましく、さらには、発泡した際に窒素や二酸化炭素等のデバイスそのものに悪影響を及ぼさないものが望ましい。

【0027】続いて図2(C)に示すように、基板1にホットプレートによる200℃～205℃程度の熱処理を加える。この熱処理により、上記のアゾジカルボンアミドは窒素や二酸化炭素等のガスを発生して分解し、塗布膜中の上記カプセル構造体はシロキサンポリマー壁に囲まれた空孔となり、塗布膜4は多孔質化する。ホットプレートでの熱処理の後、さらに400℃で30分間の熱処理で膜を硬化させ多孔質膜5を得る。

【0028】最後に図2(D)に示すように、多孔質膜5の上にCVD法を用いて、例えばシリコン酸化膜6を形成する。この後、必要に応じて図には示さないが、ヴィアホール形成、ヴィアホールの金属による埋め込みを行い、第2の配線層7を形成する。

【0029】本実施の形態によれば、シロキサンポリマー壁で被覆されたアゾジカルボンアミドが分散した塗布膜4をスピコート法により形成した後、熱処理により塗布膜4中のアゾジカルボンアミドを気化させることで塗布膜4を多孔質化し、多孔質膜5を得ることができる。塗布液の中に混合する発泡剤の量を増すことにより、多孔質膜5の誘電率を低下することができ、誘電率2.0～2.5程度の多孔質膜が得られ、結果的には、第1の配線層2と第2の配線層7の間の層間絶縁膜として、低誘電率の多孔質膜5を用いることにより、配線間容量の小さい半導体装置を製造することができる。

【0030】また、本実施の形態では、発泡剤であるアゾジカルボンアミドがシロキサンポリマーで被覆されたカプセル構造体であるため、熱処理によりアゾジカルボンアミドが気化すると、膜中のカプセル構造体は中空カプセルとなるため、中空カプセル同士は結合せず、本実施の形態で得られる多孔質膜中の各空孔は互いに独立しており、吸湿性が低く、吸湿に伴う膜質の劣化が少ない多孔質膜が得られる。

6

【0031】なお、本実施例ではシロキサンポリマー壁に被覆された発泡剤をSOG薬液に分散させた場合について述べたが、塗布薬液に分散させるカプセル構造体は合成樹脂壁またはガラス壁をもつ中空の微粒子でも同様の多孔質膜を得られる。

【0032】

【発明の効果】以上のように本発明によれば、第1の配線層2と第2の配線層7の間の層間絶縁膜として、超臨界乾燥法により形成した多孔質膜5を用いることにより、配線間容量の小さい半導体装置を製造することができる。さらに、多孔質膜5の上にCVD法を用いて絶縁膜6を形成することで、吸湿性が高い多孔質膜5を水分から保護し、経時劣化の少ない安定した層間絶縁膜を得ることができる。

【0033】また本発明によれば、第1の配線層2と第2の配線層7の間の層間絶縁膜として、多孔質膜5を用いることにより、配線間容量の小さい半導体装置を製造することができる。また、本発明で得られる多孔質膜5中の空孔は互いに独立しているため、膜の吸湿が小さく、吸湿に伴う膜質の劣化が少ない。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における半導体装置の製造工程断面図

【図2】本発明の第2の実施の形態における半導体装置の製造工程断面図

【図3】従来のSOG法を用いた半導体装置の製造工程断面図

【符号の説明】

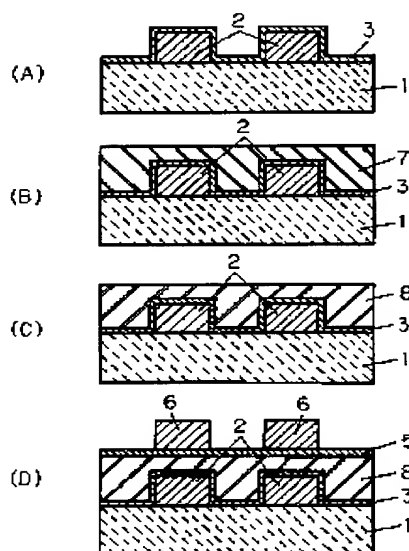
- 1 基板
- 2 配線層
- 3 シリコン酸化膜
- 4 塗布膜
- 5 シリコン酸化膜
- 6 配線層
- 7 湿潤ゲル膜
- 8 多孔質膜

(5)

特開平9-213797

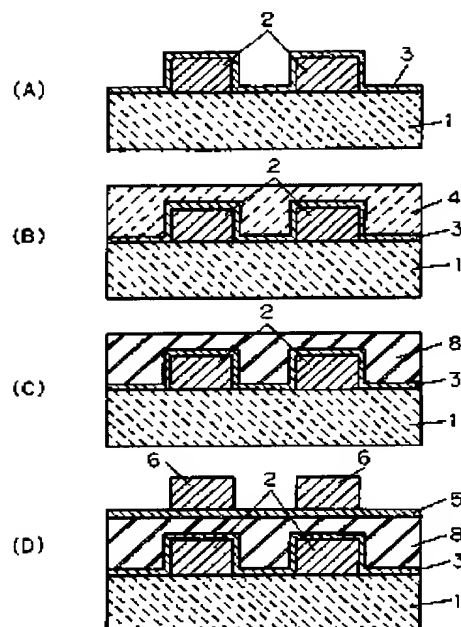
【図1】

- 1 基板
2,6 配線層
3,5 シリコン酸化膜
7 漏洩ゲル膜
8 多孔質膜



【図2】

- 1 基板
2,6 配線層
3,5 シリコン酸化膜
4 箔布膜
8 多孔質膜



特開平 9-213797

(6)

【図 3】

